

⑫ 公開特許公報(A)

昭63-7011

⑤ Int.Cl.⁴

識別記号

庁内整理番号

③ 公開 昭和63年(1988)1月12日

H 03 K 3/295

8626-5J

審査請求 未請求 発明の数 1 (全4頁)

⑭ 発明の名称 ヒステリシス内蔵電圧比較器

⑯ 特 願 昭61-151952

⑰ 出 願 昭61(1986)6月27日

⑱ 発 明 者 梶 合 弘 美 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社北伊丹製作所内

⑲ 発 明 者 石 川 仁 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社北伊丹製作所内

⑳ 出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

㉑ 代 理 人 弁理士 大岩 増雄 外2名

明 細 書

1. 発明の名称

ヒステリシス内蔵電圧比較器

2. 特許請求の範囲

ベースを入力端子に接続した入力トランジスタのエミッタにそのベースを接続した第1の差動増幅用トランジスタと、ベースを基準電位点に接続した基準入力トランジスタのエミッタにそのベースを接続しエミッタを前記第1の差動増幅用トランジスタのエミッタに接続した第2の差動増幅用トランジスタとから構成される差動増幅器を有する電圧比較器において、前記第1の差動増幅用トランジスタのコレクタを前記基準電位点に接続したことを特徴とするヒステリシス内蔵電圧比較器。

3. 発明の詳細な説明

〔産業上の利用分野〕

この発明は、例えば発振器、検出回路等に利用されるヒステリシス内蔵電圧比較器に関するものである。

〔従来の技術〕

第2図は従来使用されているヒステリシス内蔵電圧比較器を示す回路図である。この図において、1は電圧が V_{cc} の電源に接続された電源端子、2はGND端子、3は入力端子、4は出力端子、5は基準電位点、6は入力トランジスタ(以下トランジスタを単にTrという)、7は基準入力Tr、8、9は差動増幅器を構成するTr、10、11は前記入力Tr 6、基準入力Tr 7に電流を供給する定電流源、12は前記Tr 8、9に電流を供給する定電流源、13は出力駆動点、14は出力Tr、15、17、18はそれぞれ抵抗値が R_1 、 R_2 、 R_3 である抵抗器、19はそのオン、オフにより基準電位の増減を直接制御するTr、16、20、21は前記出力Tr 14、Tr 19の制御用の抵抗器である。なお、ここで入力Tr 6、基準入力Tr 7、Tr 8、9はPNP型、出力Tr 14、Tr 19はNPN型である。

次に動作について説明する。

入力端子3に基準電位点5の基準電位に比べて十分高い電圧が加わっていると、Tr 8がオフ

し、Tr 9 がオンする。すると、出力駆動点 13 は“H”状態になり、出力端子 4 は“L”になる。またこの時、Tr 19 はオンするので、基準入力 Tr 7 の入力電流 I_{11} を無視すると、基準電位点 5 の基準電位は

$$V_{cc} \times \frac{R_1 + R_2}{R_1 + R_2 + R_3} \dots\dots\dots (1)$$

から、Tr 19 のコレクタ-エミッタ間電圧を V_{ce} とすると

$$(V_{cc} - V_{ce}) \times \frac{R_2}{R_1 + R_2} \dots\dots\dots (2)$$

に下がり、入力端子 3 がこれ以下の電圧になって、はじめて出力端子 4 は“H”になる。ここで、 V_{ce} は 0.05 ~ 0.2 V 程度である。

反対に入力端子 3 に基準電位点 5 の基準電位に比べて十分低い電圧が加わっていると、Tr 8 がオンし、Tr 9 がオフする。その時、出力端子 4 は“H”となる。またこの時、Tr 19 はオフするので、基準電位点 5 の基準電位は第(1)式のように上がり、入力端子 3 にこれ以上の電圧が加わってはじめて出力端子 4 は“L”になる。

すなわち第(1)式-第(2)式

$$\{V_{cc} \times \frac{R_1 + R_2}{R_1 + R_2 + R_3}\} - (V_{cc} - V_{ce}) \times \frac{R_2}{R_1 + R_2} \dots\dots\dots (3)$$

がヒステリシス電圧となる。

〔発明が解決しようとする問題点〕

上記のような従来のヒステリシス内蔵電圧比較器では、Tr 19 のオン、オフによってヒステリシスを作っていたので、Tr 19 およびそれに付随する抵抗器 20, 21 が必要でコスト高になるうえ、第(3)式で示したヒステリシス電圧に Tr 19 のコレクタ-エミッタ間電圧 V_{ce} が入るため、その精度を十分に高くできないという問題点があった。

この発明は、かかる問題点を解消するためになされたもので、素子数を減らしてコストを低減できるとともに、容易に、かつ精度よくヒステリシス電圧を設定できるヒステリシス内蔵電圧比較器を得ることを目的とする。

〔問題点を解決するための手段〕

この発明に係るヒステリシス内蔵電圧比較器は、第 1 の差動増幅用 Tr のコレクタを基準電位点に

(3)

(4)

接続したものである。

〔作用〕

この発明においては、第 1 の差動増幅用 Tr が導通した時、基準電位点の電圧が変化し、この変化分がヒステリシス電圧となる。

〔実施例〕

第 1 図はこの発明のヒステリシス内蔵電圧比較器の一実施例を示す回路図である。この図において、第 2 図と同一符号は同一部分を示し、22 はその抵抗値が R_1 であるバイアス用の抵抗器、23 は第 1 の差動増幅用 Tr としての PNP 型の Tr、24 は第 2 の差動増幅用 Tr としての PNP 型の Tr である。

次に動作について説明する。

例えば、入力端子 3 に基準電位点 5 の基準電位に比べて十分低い電圧が加わっていると、Tr 23 がオンし、Tr 24 がオフする。この時、出力端子 4 は“H”となる。そして Tr 23 のコレクタから基準電位点 5 に定電流源 12 からの電流 I_{11} が流れるので、基準電位は基準入力 Tr 7 の

入力電流 I_{11} を無視すると

$$V_{cc} \times \frac{R_1}{R_1 + R_2} \dots\dots\dots (4)$$

から

$$I_{11} \times R_1 \dots\dots\dots (5)$$

だけ上がる。したがって、この後は入力端子 3 の電圧がこれ以上になってはじめて出力端子 4 が“L”になる。

反対に、入力端子 3 に基準電位点 5 の基準電位に比べて十分高い電圧が加わっていると、Tr 23 がオフし、Tr 24 がオンする。そして、このときには出力端子は“L”となるとともに、Tr 23 のコレクタから基準電位点 5 に電流は流れないので基準電位は第(4)式のようになり、入力端子 3 がこれ以下になってはじめて出力端子が“H”になる。

すなわち、この発明では第(5)式がヒステリシス電圧となり、これを従来回路の第(3)式と比較すると一見して分かるように式が簡単であり、コレクタ-エミッタ間電圧 V_{ce} のような不安定な要素を含まないため、精度も向上する。

(5)

(6)

なお、上記実施例では、PNPT_r差動入力を用いたが、NPNT_r差動入力を用いてトランジスタの極性をすべて逆導電型に構成しても同様の効果を期待することができることはいうまでもない。

〔發明の效果〕

この発明は以上説明したとおり、第1の差動増幅用T_rのコレクタを基準電位点に接続したので、従来より素子数が少なくなりコスト低下ができるうえ、容易に、かつ精度よくヒステリシス電圧が設定できるという効果がある。

4. 図面の簡単な説明

第1図はこの発明のヒステリシス内蔵電圧比較器の一実施例を示す回路図、第2図は従来のヒステリシス内蔵電圧比較器を示す回路図である。

図において、1は電源端子、2はGND端子、3は入力端子、4は出力端子、5は基準電位点、6は入力T_r、7は基準入力T_r、10、11、12は定電流源、13は出力駆動点、14は出力T_r、15、16、22は抵抗器、23、24は

T「である。」

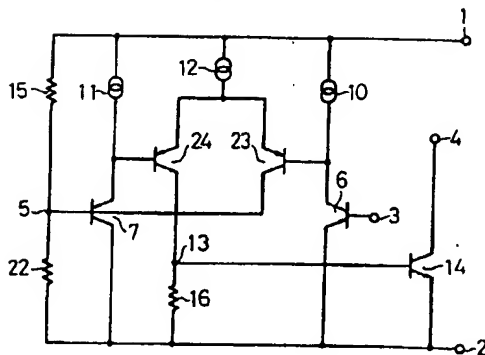
なお、各図中の同一符号は同一または相当部分を示す。

代理人 大 岩 增 雄 (外 2 名)

(7)

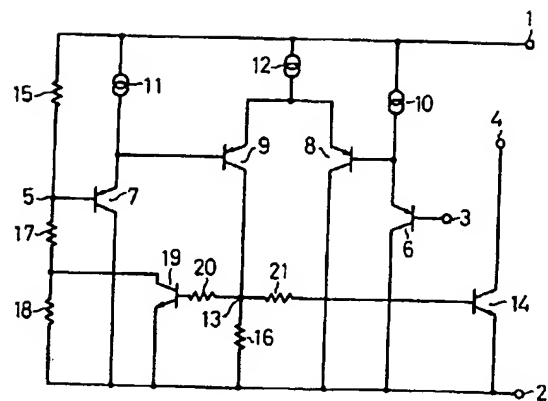
(8)

第 1 题



- 1: 電源端子
2: GND端子
3: 入力端子
4: 出力端子
5: 基準電位点
6: 基準電圧Tr
10, 11, 12: 交流電源
13: 出力動作点
14: 出力Tr
15, 16, 22: 抵抗器
23, 24: Tr

第 2 图



手続補正書(自発)

昭和 62 年 5 月 9 日

5. 補正の対象

図面

6. 補正の内容

第1図を別紙のように補正する。

特許庁長官殿

以 上

1. 事件の表示 特願昭 61-151952号
2. 発明の名称 ヒステリシス内蔵電圧比較器

3. 補正をする者

事件との関係 特許出願人

住 所 東京都千代田区丸の内二丁目2番3号

名 称 (601)三菱電機株式会社

代表者 志 岐 守 哉

4. 代理人

住 所 東京都千代田区丸の内二丁目2番3号

三菱電機株式会社内

氏 名 (7375) 弁理士 大 岩 増 雄

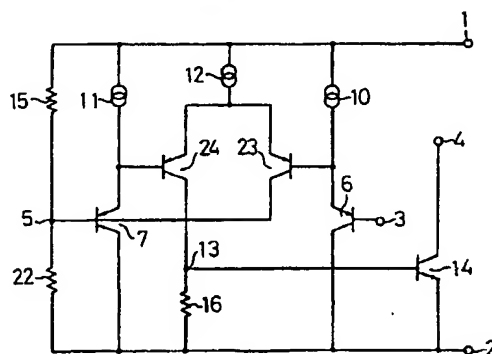
(連絡先 03(213)3421特許部)

方式
審 査

(1)

(2)

第 1 図



- 1:電源端子
2:GND端子
3:入力端子
4:出力端子
5:基準電位点
6:入力Tr
7:基準入力Tr
10,11,12:定電流源
13:出力駆動点
14:出力Tr
15,16,22:抵抗器
23,24:Tr